

BỘ CÔNG THƯƠNG
TRƯỜNG ĐẠI HỌC SAO ĐỎ

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN
ĐIỆN TỬ SỐ

Số tín chỉ: 02

Trình độ đào tạo: Đại học

Ngành đào tạo: Công nghệ kỹ thuật điện, điện tử
Kỹ thuật điều khiển và tự động hóa

Năm 2020

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

Trình độ đào tạo: Đại học

Ngành đào tạo: Công nghệ kỹ thuật điện, điện tử

Kỹ thuật điều khiển và tự động hóa

1. Tên học phần: Điện tử số

2. Mã học phần: DTVT 001

3. Số tín chỉ: 2 (2,0)

4. Trình độ cho sinh viên: Năm thứ ba

5. Phân bố thời gian:

- Lên lớp: 30 tiết lý thuyết, 0 giờ thực hành

- Tự học: 60 giờ

6. Điều kiện tiên quyết: Sau khi sinh viên đã học xong học phần Mạch điện tử tương tự.

7. Giảng viên:

STT	Học hàm, học vị, họ tên	Số điện thoại	Email
1	ThS. Hoàng Thị Minh Hồng	0988.926.323	minhhong.saodo@gmail.com
2	ThS. Tạ Thị Mai	0972.200.364	maidtth@gmail.com
3	ThS. Nguyễn Thị Quyên	0915.203.904	quyennt96@yahoo.com

8. Mô tả nội dung của học phần:

Học phần điện tử số cung cấp cho sinh viên những kiến thức cơ bản về các hệ thống đếm, đại số logic và các mạch logic cơ bản, phương pháp thiết kế mạch điện logic tổ hợp, thiết kế một số mạch logic điển hình, các phần tử nhớ cơ bản, nguyên lý hoạt động của một số mạch tuần tự cơ bản, từ đó sinh viên có khả năng phân tích và thiết kế được các mạch điện tử logic từ các yêu cầu thực tế cho trước.

9. Mục tiêu và chuẩn đầu ra của học phần:

9.1. Mục tiêu

Mục tiêu học phần thỏa mãn mục tiêu của chương trình đào tạo:

Mục tiêu	Mô tả	Mức độ theo thang đo Bloom	Phân bố mục tiêu học phần trong CTĐT
MT1	Kiến thức		
MT1.1	Trình bày được các hệ đếm thông dụng, các phương pháp biểu diễn hàm logic, các phần tử logic, các phần tử nhớ cơ bản và các mạch logic tổ hợp.	2	[1.2.1.2a]

Mục tiêu	Mô tả	Mức độ theo thang đo Bloom	Phân bổ mục tiêu học phần trong CTĐT
MT1.2	Vận dụng được các kiến thức cơ bản về đại số logic để xây dựng được phương pháp phân tích và thiết kế mạch logic tổ hợp.	3	[1.2.1.2b]
MT2	Kỹ năng		
MT2.1	Nhận dạng được các phần tử logic và các phần tử nhớ	4	[1.2.2.1]
MT2.2	Có khả năng đọc, phân tích, được mạch logic, thiết kế được mạch logic số theo yêu cầu thực tế.	4	[1.2.2.2] [1.2.2.3]
MT3	Mức tự chủ và trách nhiệm		
MT3.1	Làm việc tích cực, độc lập, nghiêm chỉnh trong việc dự giờ học trên lớp và giờ tự học, chuẩn bị tốt các câu hỏi trước khi lên lớp.	4	[1.2.3.1]
MT3.2	Hình thành tư duy phân tích mạch điện tử logic	4	[1.2.3.2]

9.2. Chuẩn đầu ra

Sự phù hợp của chuẩn đầu ra học phần với chuẩn đầu ra của chương trình đào tạo:

CDR học phần	Mô tả	Thang đo Bloom	Phân bổ CDR học phần trong CTĐT
CDR1	Kiến thức		
CDR1.1	Vận dụng được các nguyên tắc chuyển đổi số giữa các hệ đếm, các phương pháp biểu diễn hàm logic.	3	[2.1.2]
CDR1.2	Trình bày được tên gọi, ký hiệu, phương trình hàm logic của các phần tử logic cơ bản	2	[2.1.4]
CDR1.3	Phân tích được trình tự xây dựng các mạch logic tổ hợp	4	
CDR1.4	Giải thích ký hiệu, hoạt động của các phần tử nhớ cơ bản	2	
CDR1.5	Phân tích được hoạt động của các mạch hợp kênh, phân kênh, mạch ghi dịch và mạch đếm	4	
CDR2	Kỹ năng		
CDR2.1	Nhận dạng được các phần tử logic cơ bản, các phần tử	3	[2.2.1]

CĐR học phần	Mô tả	Thang đo Bloom	Phân bổ CĐR học phần trong CTĐT
	nhớ, các mạch dây		
CĐR2.2	Tính toán và lựa chọn các cổng logic để xây dựng được các mạch logic tổ hợp, mạch dây theo các yêu cầu thực tế	4	[2.2.1]
CĐR2.3	Vận dụng vào thực tế để giải quyết các bài toán chuyên ngành	3	[2.2.2]
CĐR3	Mức tự chủ và trách nhiệm		
CĐR3.1	Có khả năng làm việc độc lập, làm việc theo nhóm trong việc phân tích và thiết kế bản vẽ kỹ thuật. Có năng lực đánh giá, đưa ra kết luận các công việc của nhóm	4	[2.3.1]
CĐR3.2	Chủ động trong quá trình thiết kế, lắp đặt và thi công mạch logic tổ hợp, mạch dây	3	[2.3.2]

Chương	Nội dung học phần	Chuẩn đầu ra của học phần									
		CĐR1					CĐR2			CĐR3	
		CĐR 1.1	CĐR 1.2	CĐR 1.3	CĐR 1.4	CĐR 1.5	CĐR 2.1	CĐR 2.2	CĐR 2.3	CĐR 3.1	CĐR 3.2
2	Chương 2: Đại số logic 2.1. Hàm logic 2.1.1. Một số định nghĩa 2.1.2. Các hàm logic cơ bản 2.1.2.1. Hàm NOT (đảo, phủ định) 2.1.2.2. Hàm AND 2.1.2.3. Hàm OR 2.1.2.4. Hàm EX-OR (OR loại trừ) 2.1.3. Tính chất của các hàm logic cơ bản: 2.1.3.1. Tính chất cơ bản: 2.1.3.2. Tính song đối 2.1.3.3. Định lý De Morgan 2.2. Cách biểu diễn hàm lôgic 2.2.1. Biểu diễn bằng bảng trạng thái 2.2.2. Biểu diễn hàm lôgic ở dạng biểu thức giải tích 2.2.3. Biểu diễn hàm logic bằng bảng Karnaugh (cacnô) 2.3. Tối thiểu hóa hàm 2.3.1. Mục đích của việc tối thiểu hóa hàm logic 2.3.2. Phương pháp đại số 2.3.3. Tối thiểu hóa hàm bằng bảng cacnô 2.3.4. Phương pháp Quine-Mc. Cluskey										
			X	X			X	X	X	X	X

Chương	Nội dung học phần	Chuẩn đầu ra của học phần									
		CĐR1					CĐR2			CĐR3	
		CĐR 1.1	CĐR 1.2	CĐR 1.3	CĐR 1.4	CĐR 1.5	CĐR 2.1	CĐR 2.2	CĐR 2.3	CĐR 3.1	CĐR 3.2
3	Chương 3: Mạch logic tổ hợp 3.1. Các phần tử logic cơ bản 3.1.1 Phần tử phủ định (Phần tử đảo - NOT) 3.1.2. Phần tử và (AND) 3.1.3. Phần tử và đảo (NAND) 3.1.4. Phần tử hoặc (OR) 3.1.5. Phần tử hoặc - Đảo (NOR) 3.1.6. Phần tử lặp (YES) 3.1.7. Phần tử cộng loại trừ (XOR) 3.1.8. Phần tử không cộng loại trừ (XNOR) 3.2. Phân tích và Thiết kế mạch logic tổ hợp 3.2.1. Phân tích mạch. 3.2.2. Thiết kế mạch logic tổ hợp. 3.3. Một số mạch logic tổ hợp thông dụng 3.3.1. Bộ hợp kênh và phân kênh 3.3.1.1. Bộ hợp kênh 3.3.1.2. Bộ phân kênh (Demultiplexer) 3.3.1.3. ứng dụng của bộ hợp kênh và phân kênh 3.3.2. Các mạch mã hoá và giải mã 3.3.2.1. Mạch mã hoá (Encoder).		X	X		X	X	X	X	X	X

Chương	Nội dung học phần	Chuẩn đầu ra của học phần									
		CĐR1					CĐR2			CĐR3	
		CĐR 1.1	CĐR 1.2	CĐR 1.3	CĐR 1.4	CĐR 1.5	CĐR 2.1	CĐR 2.2	CĐR 2.3	CĐR 3.1	CĐR 3.2
	3.3.3.2. Mạch giải mã (Decoder)										
4	Chương 4: Mạch Dãy 4.1. Các phần tử nhớ cơ bản 4.1.1. Khái niệm chung 4.1.2. Trơ RS 4.1.3. Trơ đồng bộ RST 4.1.4. Trơ JK 4.1.5. Trơ D 4.2. Bộ đếm 4.2.1. Đếm nhị phân 4.2.1.1. Bộ đếm không đồng bộ 4.2.1.2. Đếm đồng bộ 4.2.2. Đếm 10 mã BCD (Decade). 4.2.2.1. Bộ đếm 10 tiến không đồng bộ mã BCD. 4.2.2.2. Đếm 10 mã BCD đồng bộ 4.3. Các bộ ghi dịch (Shift Register) 4.3.1. Bộ ghi song song 4.3.2. Bộ ghi dịch nối tiếp 4.4. Các bộ chia tần 4.4.1. Mạch chia 3: 4.4.2. Mạch chia 5		x		x		x	x	x	x	x

11. Đánh giá học phần

11.1. Kiểm tra và đánh giá trình độ

Chuẩn đầu ra	Mức độ thành thạo được đánh giá bởi
CĐR1	Bài tập cá nhân, bài tập nhóm, kiểm tra thường xuyên
CĐR2	Bài tập cá nhân, bài tập nhóm, kiểm tra giữa học phần, thi kết thúc học phần
CĐR3	Bài tập cá nhân, bài tập nhóm, kiểm tra thường xuyên

11.2. Cách tính điểm học phần: Tính theo thang điểm 10 sau đó chuyển thành thang điểm chữ và thang điểm 4

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm kiểm tra thường xuyên; điểm đánh giá nhận thức và thái độ tham gia thảo luận; điểm đánh giá phần bài tập; điểm chuyên cần	01 điểm	20%	Điểm trung bình của các lần đánh giá
2	Điểm kiểm tra giữa học phần	01 điểm	30%	
3	Điểm thi kết thúc học phần	01 điểm	50%	

11.3. Phương pháp đánh giá

Học phần sử dụng phương pháp đánh giá điểm thành phần như sau:

- Đánh giá chuyên cần: được đánh giá theo hình thức vấn đáp hoặc tự luận.
- Kiểm tra giữa học phần: được đánh giá theo hình thức tự luận ((01 bài kiểm tra, thời gian làm bài: 90 phút).
- Thi kết thúc học phần: được đánh giá theo hình thức trắc nghiệm (01 bài thi, thời gian làm bài: 60 phút)

12. Yêu cầu học phần

- Yêu cầu về nghiên cứu tài liệu: Đọc Datasheet các IC tích hợp các cổng logic cơ bản, các phần tử nhớ cơ bản...
- Yêu cầu về làm bài tập: Làm đầy đủ các bài tập lớn và các chủ đề tự học theo nhóm.
- Yêu cầu về thái độ học tập: Chuẩn bị đầy đủ tài liệu và dụng cụ trước khi đến lớp. Ghi chép và tích cực làm bài tập nhóm và các chủ đề tự học, tự nghiên cứu
- Yêu cầu về chuyên cần: Sinh viên tham dự tối thiểu 80% thời lượng của học phần
- Yêu cầu về kiểm tra giữa kỳ và thi kết thúc học phần: Sinh viên thực hiện theo kế hoạch tiến độ, quy chế.

13. Tài liệu phục vụ học phần

Tài liệu bắt buộc:

[1]. Trường Đại học Sao Đỏ (2016), *Giáo trình Điện tử số*.

Tài liệu tham khảo:

[2]. Lương Ngọc Hải (2015), *Điện tử số* - NXB Giáo dục Việt Nam.

[3]. PGS.TS. Nguyễn Quốc Trung (2012), *Kỹ thuật số* - NXB Giáo dục Việt Nam.

14. Nội dung chi tiết học phần và phương pháp dạy – học

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy – học	CĐR học phần
1.	<p>Chương I: Các hệ đếm và mã</p> <p>Mục tiêu chương:</p> <p>Hiểu được khái niệm các hệ đếm, trình bày được các phương pháp chuyển đổi giữa các hệ đếm. Trình bày được các phép tính số học trong hệ nhị phân</p> <p>Nội dung cụ thể:</p> <p>1.1. Hệ đếm</p> <p>1.1.1. Khái niệm</p> <p>1.1.2. Biểu diễn số trong các hệ đếm</p> <p>1.2. Chuyển đổi số giữa các hệ đếm</p> <p>1.2.1. Chuyển đổi số từ hệ đếm 2 (hoặc 8 hoặc 16) sang thập phân</p> <p>1.2.2. Chuyển đổi từ hệ thập phân sang hệ đếm 2 (hoặc 8 hoặc 16)</p> <p>1.2.3. Chuyển đổi từ hệ đếm 16 sang hệ đếm 2 và ngược lại</p> <p>1.2.4. Chuyển đổi từ hệ đếm 8 sang hệ đếm 2 và ngược lại</p> <p>1.3. Các phép tính số học trong hệ đếm nhị phân</p> <p>1.3.1. Phép cộng</p> <p>1.3.2. Phép trừ</p> <p>1.3.3. Phép nhân</p> <p>1.3.4. Phép chia</p> <p>1.4. Mã hoá số của hệ thập phân.</p> <p>1.4.1. Mã BCD</p> <p>1.4.2. Mã không có trọng số</p> <p>1.5. Mã các chữ cái, chữ số</p>	5 (5LT, 0TH)	<p>Thuyết trình: Dạy học dựa trên vấn đề, tổ chức học theo nhóm</p> <p>- Giảng viên:</p> <ul style="list-style-type: none">+ Giải thích các khái niệm, định nghĩa.+ Nêu vấn đề, hướng dẫn sinh viên giải quyết vấn đề.+ Giao bài tập cho cá nhân, các nhóm. <p>- Sinh viên:</p> <ul style="list-style-type: none">+ Đọc trước tài liệu: [1]: Chương 1; [2]: Mục 1.12; 1.13 [3]: Mục 1.12; 1.5+ Lắng nghe, ghi chép và giải quyết các vấn đề.+ Làm bài tập cá nhân, theo nhóm trong [1]: Chương 1, Bài 1.1-1.6.	CĐR1.1, CĐR2.3, CĐR3.1, CĐR3.2,
2.	<p>Chương 2: Đại số logic</p>	6	<p>Thuyết trình, tổ chức cho</p>	CĐR1.2,

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy – học	CĐR học phần
	<p>Mục tiêu chương:</p> <ul style="list-style-type: none"> - Trình bày các định nghĩa, các hàm logic cơ bản, các tính chất, định lý trong đại số logic. - Giải thích các phương pháp biểu diễn hàm logic - Nêu trình tự các bước thực hiện tối thiểu hóa hàm logic <p>Nội dung cụ thể:</p> <p>2.1. Hàm logic</p> <p>2.1.1. Một số định nghĩa</p> <p>2.1.2. Các hàm logic cơ bản</p> <p>2.1.2.1. Hàm NOT (đảo, phủ định)</p> <p>2.1.2.2. Hàm AND</p> <p>2.1.2.3. Hàm OR</p> <p>2.1.2.4. Hàm EX-OR (OR loại trừ)</p> <p>2.1.3. Tính chất của các hàm logic cơ bản</p> <p>2.1.3.1. Tính chất cơ bản:</p> <p>2.1.3.2. Tính song đối</p> <p>2.1.3.3. Định lý De Morgan</p> <p>2.2. Cách biểu diễn hàm logic</p> <p>2.2.1. Biểu diễn bằng bảng trạng thái</p> <p>2.2.2. Biểu diễn hàm logic ở dạng biểu thức giải tích</p> <p>2.2.3. Biểu diễn hàm logic bằng bảng Karnaugh (cacnô)</p> <p>2.3. Tối thiểu hóa hàm</p> <p>2.3.1. Mục đích của việc tối thiểu hóa hàm logic</p> <p>2.3.2. Phương pháp đại số</p> <p>2.3.3. Tối thiểu hóa hàm bằng bảng cacnô</p> <p>2.3.4. Phương pháp Quine-Mc. Cluskey</p>	(6LT, 0TH)	<p>sinh viên tranh luận , tổ chức học theo nhóm, mô phỏng hoạt động mạch điện trên phần mềm thiết kế mạch.</p> <p>- Giảng viên:</p> <ul style="list-style-type: none"> + Giải thích các định nghĩa. + Đưa nội dung tranh luận. + Tổ chức thảo luận + Mô phỏng kết quả bài tập trên phần mềm thiết kế mạch. + Giao bài tập cho cá nhân, các nhóm. <p>- Sinh viên:</p> <ul style="list-style-type: none"> + Đọc trước tài liệu: [1]: Chương 2; [3]: Mục 2.2; 2.4; 2.7; 3.3; 3.4 + Lắng nghe, ghi chép và giải quyết các vấn đề. + Làm bài tập cá nhân, theo nhóm trong [1]: Chương 2, Bài 2.1-> 2.13 	CĐR1.3, CĐR2.1, CĐR2.2, CĐR2.3, CĐR3.1, CĐR3.2,
3.	<p>Chương 3: Mạch logic tổ hợp</p> <p>Mục tiêu chương:</p>	9 (7LT, 0TH,	Thuyết trình, phương pháp động não, tổ chức	CĐR1.2, CĐR1.3,

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy – học	CĐR học phần
	<p>- Vẽ ký hiệu, bảng trạng thái, viết phương trình logic của các phần tử logic cơ bản</p> <p>- Trình bày phương pháp phân tích và thiết kế mạch logic tổ hợp</p> <p>Nội dung cụ thể:</p> <p>3.1. Các phần tử logic cơ bản</p> <p>3.1.1 Phần tử phủ định (Phần tử đảo - NOT)</p> <p>3.1.2. Phần tử và (AND)</p> <p>3.1.3. Phần tử và đảo (NAND)</p> <p>3.1.4. Phần tử hoặc (OR)</p> <p>3.1.5. Phần tử hoặc - Đảo (NOR)</p> <p>3.1.6. Phần tử lặp (YES)</p> <p>3.1.7. Phần tử cộng loại trừ (XOR)</p> <p>3.1.8. Phần tử không cộng loại trừ (XNOR)</p> <p>3.2. Phân tích và thiết kế mạch logic tổ hợp</p> <p>3.2.1. Phân tích mạch.</p> <p>3.2.2. Thiết kế mạch logic tổ hợp.</p> <p>3.3. Một số mạch logic tổ hợp thông dụng</p> <p>3.3.1. Bộ hợp kênh và phân kênh</p> <p>3.3.1.1. Bộ hợp kênh</p> <p>3.3.1.2. Bộ phân kênh (Demultiplexer)</p> <p>3.3.1.3. Ứng dụng của bộ hợp kênh và phân kênh</p> <p>3.3.2. Các mạch mã hoá và giải mã</p> <p>3.3.2.1. Mạch mã hoá (Encoder).</p> <p>3.3.3.2. Mạch giải mã (Decoder)</p>	2KT)	<p>học theo nhóm, mô phỏng hoạt động mạch điện trên phần mềm thiết kế mạch.</p> <p>- Giảng viên:</p> <p>+ Giải thích các định nghĩa.</p> <p>+ Nêu vấn đề cần giải quyết</p> <p>+ Tổ chức thảo luận</p> <p>+ Mô phỏng kết quả bài tập trên phần mềm thiết kế mạch.</p> <p>+ Giao bài tập cho cá nhân, các nhóm.</p> <p>- Sinh viên:</p> <p>+ Đọc trước tài liệu:</p> <p>[1]: Chương 3;</p> <p>[2]: Mục 1.7; 2.4; 2.8; 5.1; 5.3; 5.5</p> <p>[3]: Mục 4.1; 4.4.</p> <p>+ Lắng nghe, ghi chép và giải quyết các vấn đề.</p> <p>+ Làm bài tập cá nhân, theo nhóm trong [1]: Chương 3: bài 3.1-> 3.10</p>	CĐR1.5, CĐR2.1, CĐR2.2, CĐR2.3, CĐR3.1, CĐR3.2,
4.	<p>Chương 4: Mạch Dẫn</p> <p>Mục tiêu chương:</p>	10 (10LT, 0TH)	<p>Thuyết trình, tổ chức cho sinh viên tranh luận , tổ</p>	CĐR1.2, CĐR1.4,

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy – học	CĐR học phần
	<p>- Vẽ ký hiệu, giải thích hoạt động của các phần tử nhớ cơ bản</p> <p>- Vẽ sơ đồ, phân tích nguyên lý hoạt động của các mạch đếm, mạch ghi dịch, mạch chia tần</p> <p>Nội dung cơ bản:</p> <p>4.1. Các phần tử nhớ cơ bản</p> <p>4.1.1. Khái niệm chung</p> <p>4.1.2. Trigrơ RS</p> <p>4.1.3. Trigrơ đồng bộ RST</p> <p>4.1.4. Trigrơ JK</p> <p>4.1.5. Trigrơ D</p> <p>4.2. Bộ đếm</p> <p>4.2.1. Đếm nhị phân</p> <p>4.2.1.1. Bộ đếm không đồng bộ</p> <p>4.2.1.2. Đếm đồng bộ</p> <p>4.2.2. Đếm 10 mã BCD (Decade).</p> <p>4.2.2.1. Bộ đếm 10 tiến không đồng bộ mã BCD.</p> <p>4.2.2.2. Đếm 10 mã BCD đồng bộ</p> <p>4.3. Các bộ ghi dịch (Shift Register)</p> <p>4.3.1. Bộ ghi song song</p> <p>4.3.2. Bộ ghi dịch nối tiếp</p> <p>4.4. Các bộ chia tần</p> <p>4.4.1. Mạch chia 3</p> <p>4.4.2. Mạch chia 5</p>		<p>chức học theo nhóm, mô phỏng hoạt động mạch điện trên phần mềm thiết kế mạch.</p> <p>- Giảng viên:</p> <p>+ Giải thích các khái niệm.</p> <p>+ Đưa nội dung tranh luận.</p> <p>+ Giao bài tập cho cá nhân, các nhóm.</p> <p>+ Mô phỏng kết quả bài tập trên phần mềm thiết kế mạch.</p> <p>- Sinh viên:</p> <p>+ Đọc trước tài liệu:</p> <p>[1]: Chương 4;</p> <p>[2]: Mục 6.1; 6.2; 6.3; 6.4; 6.13; 6.14; 6.15</p> <p>[3]: Mục 5.2; 5.3</p> <p>+ Lắng nghe, ghi chép và giải quyết các vấn đề.</p> <p>+ Làm bài tập cá nhân, theo nhóm trong [1]: Chương 4, Bài 4.1-> 4.9.</p>	CĐR2.1, CĐR2.2, CĐR2.3, CĐR3.1, CĐR3.2,

Hải Dương, ngày 24 tháng 09 năm 2020

KT.HIỆU TRƯỞNG
PHÓ HIỆU TRƯỞNG



TRƯỜNG ĐẠI HỌC SAO ĐỎ

TS. Nguyễn Thị Kim Nguyên

TRƯỞNG KHOA

Trần Duy Khánh

TRƯỞNG BỘ MÔN

Nguyễn Tiến Phúc