

ĐỀ CƯƠNG CHI TIẾT HỌC PHẦN

Trình độ đào tạo: Đại học

Ngành đào tạo: Công nghệ kỹ thuật điện tử - viễn thông

- Tên học phần:** Điện tử số
- Mã học phần:** DTVT 007
- Số tín chỉ:** 3 (2,1)
- Trình độ cho sinh viên:** Năm thứ III
- Phân bổ thời gian**
 - Lên lớp: 30 tiết lý thuyết; 30 tiết thực hành.
 - Tự học: 90 giờ.
- Điều kiện tiên quyết:** Sinh viên đã được học xong các học phần Điện tử số 1.
- Giảng viên**

STT	Học hàm, học vị, họ tên	Số điện thoại	Email
1	ThS. Hoàng Thị Minh Hồng	0988.926.323	minhhong.saodo@gmail.com
2	ThS. Tạ Thị Mai	0972.200.364	maidtth@gmail.com
3	ThS. Nguyễn Thị Quyên	0915.203.904	quyennt96@yahoo.com

8. Mô tả nội dung của học phần

Học phần Điện tử số 2 cung cấp cho sinh viên những kiến thức cơ bản về các cổng logic, họ logic, các mạch số học, phân tích và thiết kế bộ đếm, bộ nhớ bán dẫn, bộ chuyển đổi tương tự - số và số - tương tự, từ đó sinh viên có khả năng phân tích và thiết kế được các mạch điện tử logic từ các yêu cầu thực tế cho trước.

9. Mục tiêu và chuẩn đầu ra học phần

9.1. Mục tiêu

Mục tiêu học phần thỏa mãn mục tiêu của chương trình đào tạo:

Mục tiêu	Mô tả	Mức độ theo thang đo Bloom	Phân bổ mục tiêu học phần trong CTĐT
MT1	Kiến thức		
MT1.1	Trình bày được các cổng logic cơ bản, xác định được các họ logic, các bộ nhớ bán dẫn, quá trình biến đổi AD/DA, DA/AD và các bước phân tích, thiết kế mạch số học, bộ đếm.	2	[1.2.1.2.a]
MT1.2	Vận dụng được các kiến thức cơ bản để phân tích và thiết kế mạch số học, các bộ đếm.	3	[1.2.1.2.b]
MT2	Kỹ năng		

Mục tiêu	Mô tả	Mức độ theo thang đo Bloom	Phân bổ mục tiêu học phần trong CTĐT
MT2.1	Nhận dạng được các họ logic cơ bản và các phần tử nhớ.	4	[1.2.2.3]
MT2.2	Có khả năng đọc, phân tích, được mạch dây, thiết kế được mạch số học và một số bộ đếm theo yêu cầu thực tế.	4	[1.2.2.3]
MT3	Mức tự chủ và trách nhiệm		
MT3.1	Chủ động trong quá trình phân tích, tính toán, lựa chọn cổng logic, các phần tử nhớ, IC chuyên dụng vào thiết kế mạch số học, mạch đếm.	4	[1.2.3.1]
MT3.2	Tuân thủ đúng theo các bước của việc tính toán, lựa chọn họ logic, cổng logic, các phần tử nhớ trong mạch số học, mạch đếm.	4	[1.2.3.1]
MT3.3	Có năng lực đánh giá, khảo sát và đưa ra kết luận về việc lựa chọn linh kiện trong mạch số học, mạch dây.	5	[1.2.3.2]

9.2. Chuẩn đầu ra

Sự phù hợp của chuẩn đầu ra học phần với chuẩn đầu ra chương trình đào tạo:

CDR học phần	Mô tả	Thang đo Bloom	Phân bổ CDR học phần trong CTĐT
CDR1	Kiến thức		
CDR1.1	Vận dụng kiến thức về họ logic để phân tích thiết kế mạch logic.	3	[2.1.4]
CDR1.2	Trình bày được tên gọi, ký hiệu, phương trình các phần tử nhớ cơ bản.	4	
CDR1.3	Phân tích được trình tự thiết kế bộ đếm đồng bộ và không đồng bộ, hoạt động của các mạch hợp kênh, mạch phân kênh, mạch ghi dịch, mạch đếm, bộ chuyển đổi A/D, bộ chuyển đổi D/A.	3	
CDR2	Kỹ năng		
CDR2.1	Nhận dạng được các phần tử logic cơ bản, các phần tử nhớ, các mạch dây.	4	[2.2.1]

CDR học phần	Mô tả	Thang đo Bloom	Phân bố CDR học phần trong CTĐT
CDR2.2	Thiết kế được các mạch logic tổ hợp, mạch dãy theo các yêu cầu thực tế.	4	[2.2.2]
CDR2.3	Vận dụng vào thực tế để giải quyết được các bài toán chuyên ngành.	4	[2.2.5]
CDR3	Mức tự chủ và trách nhiệm		
CDR3.1	Có khả năng làm việc độc lập, làm việc theo nhóm trong việc phân tích và thiết kế bản vẽ kỹ thuật. Có năng lực đánh giá, đưa ra kết luận các công việc của nhóm.	4	[2.3.1]
CDR3.2	Chủ động trong quá trình thiết kế, lắp đặt và thi công mạch logic tổ hợp, mạch dãy.	4	[2.3.2]
CDR3.3	Có năng lực đánh giá, điều phối, quản lý, hướng dẫn, giám sát và đưa ra kết luận về việc lựa chọn, thiết kế mạch logic theo yêu cầu thực tế.	5	[2.3.3]

10. Ma trận liên kết nội dung với chuẩn đầu ra học phần

Chương	Nội dung học phần	Chuẩn đầu ra của học phần								
		CDR1			CDR2			CDR3		
		CDR 1.1	CDR 1.2	CDR 1.3	CDR 2.1	CDR 2.2	CDR 2.3	CDR 3.1	CDR 3.2	CDR 3.3
1	Chương 1. Mạch logic TTL và CMOS 1.1. Đặc điểm chung của các vi mạch logic 1.2. Khái niệm về mạch logic họ TTL và họ CMOS 1.3. Họ logic TTL (Transistor – Transistor - Logic) 1.4. Họ logic CMOS (Complementary- Metal – Oxyde- Semiconductor) 1.5. Những chú ý khi sử dụng I logic <i>Bài thực hành 1</i>	x		x	x		x	x	x	x

Chương	Nội dung học phần	Chuẩn đầu ra của học phần								
		CDR1			CDR2			CDR3		
		CDR 1.1	CDR 1.2	CDR 1.3	CDR 2.1	CDR 2.2	CDR 2.3	CDR 3.1	CDR 3.2	CDR 3.3
2	Chương 2. Mạch số học 2.1. Số bù 2.2. Biểu diễn số âm trong hệ nhị phân 2.3. Phép trừ số nhị phân dùng số bù 1 2.4. Phép trừ số nhị phân dùng số bù 2 2.5. Phép toán số có dấu 2.6. Mạch cộng nhị phân 2.7. Mạch trừ nhị phân 2.8. Mạch nhân số nhị phân 2.9. Mạch chia hai số nhị phân 2.10. Đơn vị số học ALU 2.11. Mạch so sánh <i>Bài thực hành 2.</i> <i>Bài thực hành 3.</i>	X				X	X	X	X	X
3	Chương 3. Phân tích và thiết kế bộ đếm 3.1. Phân tích bộ đếm 3.2. Thiết kế bộ đếm <i>Bài thực hành 4.</i> <i>Bài thực hành 5.</i>			X	X	X	X	X	X	X
4	Chương 4. Bộ nhớ bán dẫn 4.1. Khái niệm cơ bản 4.2. Bộ nhớ chỉ đọc ROM (Read Only Memory) 4.3. Bộ nhớ truy cập ngẫu nhiên RAM (Random Access Memory) 4.4. Mở rộng bộ nhớ		X	X			X	X	X	X
5	Chương 5. Bộ chuyển đổi số - tương tự và tương tự - số			X			X	X	X	X

Chương	Nội dung học phần	Chuẩn đầu ra của học phần								
		CĐR1			CĐR2			CĐR3		
		CĐR 1.1	CĐR 1.2	CĐR 1.3	CĐR 2.1	CĐR 2.2	CĐR 2.3	CĐR 3.1	CĐR 3.2	CĐR 3.3
	5.1. Khái quát về DAC 5.2. Các loại mã số dùng cho DAC 5.3 Các loại DAC 5.4. Đặc tính của DAC 5.5. Điện áp chuẩn của DAC 5.6. Bộ biến đổi tương tự số ADC (analog to digital converter) <i>Bài thực hành 6.</i>									

11. Đánh giá học phần

11.1. Kiểm tra và đánh giá trình độ

Chuẩn đầu ra	Mức độ thành thạo được đánh giá bởi
CĐR1	Bài tập thường xuyên qua các buổi lên lớp, kiểm tra thường xuyên
CĐR2	Các bài tập cuối chương, bài kiểm tra giữa học phần
CĐR3	Bài tập, chủ đề thảo luận theo nhóm, bài thi kết thúc học phần

11.2. Cách tính điểm học phần: Tính theo thang điểm 10 sau đó chuyển thành thang điểm chữ và thang điểm 4.

STT	Điểm thành phần	Quy định	Trọng số	Ghi chú
1	Điểm thường xuyên, đánh giá nhận thức, thái độ thảo luận, chuyên cần, làm bài tập ở nhà.	01 điểm	20%	Điểm trung bình của các lần đánh giá
2	Kiểm tra giữa học phần	01 điểm	30%	
3	Thi kết thúc học phần	01 điểm	50%	

11.3. Phương pháp đánh giá

Học phần sử dụng phương pháp đánh giá điểm thành phần như sau:

- Đánh giá chuyên cần: được đánh giá theo hình thức vấn đáp hoặc tự luận.
- Kiểm tra giữa học phần: được đánh giá theo hình thức tự luận (01 bài kiểm tra, thời gian làm bài: 90 phút).
- Thi kết thúc học phần: được đánh giá theo hình thức tự luận (01 bài thi, thời gian làm bài: 90 phút).

12. Yêu cầu học phần

- Yêu cầu về nghiên cứu tài liệu: Đọc Datasheet các IC tích hợp các công logic cơ bản, các phần tử nhớ cơ bản...
- Yêu cầu về làm bài tập: Làm đầy đủ các bài tập vận dụng và các chủ đề tự học theo nhóm.

- Yêu cầu về thái độ học tập: Chuẩn bị đầy đủ tài liệu và dụng cụ trước khi đến lớp. Ghi chép và tích cực làm bài tập lớn và các chủ đề tự học, tự nghiên cứu.
- Yêu cầu về chuyên cần: Sinh viên tham dự tối thiểu 80% thời lượng của học phần.
- Yêu cầu về kiểm tra giữa kỳ và thi kết thúc học phần: Sinh viên thực hiện theo kế hoạch tiến độ, quy chế.

13. Tài liệu phục vụ học phần:

- Tài liệu bắt buộc:

[1] Trường Đại học Sao Đỏ (2016), *Giáo trình Điện tử số 2*.

- Tài liệu tham khảo:

[2]. Nguyễn Thuý Vân (2016), *Kỹ thuật số* - NXB Khoa học và kỹ thuật.

[3]. Vũ Đức Thọ (dịch tài liệu) (2017), *Cơ sở kỹ thuật điện tử số*, NXB Giáo dục.

14. Nội dung chi tiết học phần và phương pháp dạy - học

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy - học	CĐR học phần
1.	<p>Chương 1. Mạch logic TTL và CMOS</p> <p>Mục tiêu chương:</p> <p>+ Trình bày được đặc điểm chung của các vi mạch logic, nhận biết được họ logic CMOS và TTL.</p> <p>+ Phân tích được hoạt động của các phần tử logic thuộc hai họ CMOS và TTL.</p> <p>Nội dung cụ thể:</p> <p>1.1. Đặc điểm chung của các vi mạch logic</p> <p>1.2. Khái niệm về mạch logic TTL và CMOS</p> <p>1.3. Họ logic TTL (Transistor – Transistor - Logic)</p> <p>1.3.1. Mạch Đảo (NOT)</p> <p>1.3.2. Mạch không và (NAND)</p> <p>1.3.3. Mạch không hoặc (NOR)</p> <p>1.4. Họ logic CMOS (Complementary- Metal – Oxyde-Semiconductor)</p> <p>1.4.1. Mạch đảo (Phủ định NOT) họ CMOS</p> <p>1.4.2. Mạch không hoặc (NOR)</p>	07 (5LT, 2TH)	<p>Thuyết trình: Dạy học dựa trên vấn đề, tổ chức học theo nhóm.</p> <p>- Giảng viên:</p> <p>+ Giải thích các khái niệm, định nghĩa.</p> <p>+ Nêu vấn đề, hướng dẫn sinh viên giải quyết vấn đề.</p> <p>+ Giao bài tập cho cá nhân, các nhóm.</p> <p>+ Nhận xét, đánh giá.</p> <p>- Sinh viên:</p> <p>+ Lắng nghe, quan sát, ghi chép và giải quyết vấn đề.</p> <p>+ Đọc trước tài liệu: [1] Chương 1; [2] mục 2.1.2, 2.1.3; [3] mục 2.1.2, 2.1.3, 2.1.4.</p>	CĐR 1.1, CĐR 1.3, CĐR 2.1, CĐR 2.3, CĐR 3.1, CĐR 3.2, CĐR 3.3.

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy - học	CDR học phần
	<p>1.4.3. Mạch không và (NAND)</p> <p>1.5. Những chú ý khi sử dụng mạch logic</p> <p>Bài thực hành 1. Khảo sát họ vi mạch logic cơ bản</p>			
2.	<p>Chương 2. Mạch số học</p> <p>Mục tiêu chương:</p> <p>+ Trình bày được nguyên tắc thực hiện các số bù, thực hiện được các phép tính sử dụng số bù theo yêu cầu.</p> <p>+ Phân tích được nguyên tắc hoạt động của các mạch số học cơ bản: Bộ cộng, bộ trừ, bộ nhân, bộ chia.</p> <p>Nội dung cụ thể:</p> <p>2.1. Số bù</p> <p>2.2. Biểu diễn số âm trong hệ nhị phân</p> <p>2.3. Phép trừ số nhị phân dùng số bù 1</p> <p>2.4. Phép trừ số nhị phân dùng số bù 2</p> <p>2.5. Phép toán số có dấu</p> <p>2.6. Mạch cộng nhị phân</p> <p>2.6.1. Bộ bán tổng (Half Adder- HA)</p> <p>2.6.2. Bộ tổng toàn phần (Full Adder- FA)</p> <p>2.6.3. Cộng hai số nhị phân nhiều bit</p> <p>2.7. Mạch trừ nhị phân</p> <p>2.7.1. Mạch hiệu bán phần (HS)</p> <p>2.7.2. Mạch hiệu toàn phần (FS)</p> <p>2.7.3. Mạch trừ nhiều bit</p> <p>2.7.4. Mạch cộng trừ kết hợp</p> <p>2.8. Mạch nhân số nhị phân</p> <p>2.8.1. Mạch nhân cơ bản</p> <p>2.8.2. Mạch nhân nối tiếp - song song đơn giản</p> <p>2.9. Mạch chia hai số nhị phân</p>	23 (9LT, 12TH, 2KT)	<p>Thuyết trình, tổ chức cho sinh viên tranh luận, tổ chức học theo nhóm, mô phỏng hoạt động mạch điện trên phần mềm thiết kế mạch.</p> <p>- Giảng viên:</p> <p>+ Giải thích các định nghĩa.</p> <p>+ Đưa nội dung tranh luận.</p> <p>+ Tổ chức thảo luận.</p> <p>+ Mô phỏng kết quả bài tập trên phần mềm thiết kế mạch.</p> <p>+ Giao bài tập cho cá nhân, các nhóm.</p> <p>+ Nhận xét, đánh giá.</p> <p>- Sinh viên:</p> <p>+ Lắng nghe, quan sát, ghi chép và giải quyết các vấn đề.</p> <p>+ Đọc trước tài liệu: [1] Chương 2; [2] mục 2.3, 5.1, 5.2, 13.1, 13.8; [3] mục 2.3; 4.5.1, 4.5.2, 4.5.3.</p> <p>+ Làm bài kiểm tra giữa học phần.</p>	CDR 1.1, CDR 2.2, CDR 2.3, CDR 3.1, CDR 3.2, CDR 3.3.

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy - học	CDR học phần
	2.10. Đơn vị số học ALU 2.11. Mạch so sánh 2.11.1. Khái niệm 2.11.2. So sánh hai số nhị phân một bit 2.11.3. So sánh hai số nhị phân nhiều bit 2.11.4. Ví mạch so sánh và ứng dụng Bài thực hành 2. Mạch số học Bài thực hành 3. Mạch so sánh hai số nhị phân * Kiểm tra.			
3.	Chương 3. Phân tích và thiết kế bộ đếm Mục tiêu chương: Trình bày được các bước thiết kế bộ đếm đồng bộ và không đồng bộ dùng Flip – Flop, bộ đếm dùng các IC chuyên dụng. Nội dung cụ thể: 3.1. Phân tích bộ đếm 3.1.1. Bộ đếm đồng bộ 3.1.2. Bộ đếm không đồng bộ 3.2. Thiết kế bộ đếm 3.2.1. Thiết kế bộ đếm đồng bộ 3.2.2. Thiết kế bộ đếm không đồng bộ Bài thực hành 4. Bộ đếm đồng bộ. Bài thực hành 5. Bộ đếm không đồng bộ.	14 (4LT, 10TH)	Thuyết trình, phương pháp động não, tổ chức học theo nhóm, mô phỏng hoạt động mạch điện trên phần mềm thiết kế mạch. - Giảng viên: + Giải thích các định nghĩa. + Nêu vấn đề cần giải quyết. + Tổ chức thảo luận. + Mô phỏng kết quả bài tập trên phần mềm thiết kế mạch. + Giao bài tập cho cá nhân, các nhóm. + Nhận xét, đánh giá. - Sinh viên: + Lắng nghe, quan sát, ghi chép và giải quyết các vấn đề. - Đọc trước tài liệu: [1] Chương 3; [2] Mục 2.5; 2.6; 4.1; 4.2; 4.4; 8.4; 8.5; [3] mục 6.2.2; 6.2.3; 6.6.1; 6.6.2.	CDR 1.3, CDR 2.1, CDR 2.2, CDR 2.3, CDR 3.1, CDR 3.2, CDR 3.3.
4.	Chương 4. Bộ nhớ bán dẫn Mục tiêu chương:	05 (5LT, 0TH)	Thuyết trình, tổ chức cho sinh viên tranh luận, tổ	CDR 1.2, CDR 1.3, CDR 2.3,

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy - học	CDR học phần
	<p>Trình bày được khái niệm, đặc điểm và nguyên tắc hoạt động của bộ nhớ ROM, RAM và nguyên tắc mở rộng bộ nhớ.</p> <p>Nội dung cụ thể:</p> <p>4.1. Khái niệm cơ bản</p> <p>4.1.1. Chức năng của bộ nhớ</p> <p>4.1.2. Các thông số cơ bản của bộ nhớ</p> <p>4.1.3. Phân loại bộ nhớ bán dẫn</p> <p>4.2. Bộ nhớ chỉ đọc ROM (Read Only Memory)</p> <p>4.2.1. PROM (Programmable ROM)</p> <p>4.2.2. EPROM (Erasable Programmable ROM)</p> <p>4.2.3. Các ứng dụng của ROM</p> <p>4.3. Bộ nhớ truy cập ngẫu nhiên RAM (Random Access Memory)</p> <p>4.3.1. RAM tĩnh (Static RAM, SRAM)</p> <p>4.3.2. RAM động (Dynamic RAM, DRAM)</p> <p>4.4. Mở rộng bộ nhớ</p> <p>4.4.1. Mở rộng độ dài từ</p> <p>4.4.2. Mở rộng vị trí nhớ</p> <p>4.4.3. Mở rộng dung lượng nhớ</p>		<p>chức học theo nhóm.</p> <p>Giảng viên:</p> <ul style="list-style-type: none"> + Giải thích các khái niệm. + Đưa nội dung tranh luận. + Giao bài tập cho cá nhân, các nhóm. + Nhận xét, đánh giá. <p>- Sinh viên:</p> <ul style="list-style-type: none"> + Lắng nghe, quan sát, ghi chép và giải quyết các vấn đề. + Đọc trước tài liệu: [1] Chương 4; [2] mục 4.1, 4.2, 4.3; 4.11; 12.6 [3] mục 4.7.1; 4.7. 	<p>CDR 3.1, CDR 3.2, CDR 3.3.</p>
5.	<p>Chương 5. Bộ chuyển đổi số - tương tự và tương tự - số</p> <p>Mục tiêu chương:</p> <ul style="list-style-type: none"> + Trình bày được cấu trúc, chức năng và các loại mã DAC. + Hiểu được nguyên tắc biến đổi A/D, D/A. <p>Nội dung cụ thể:</p> <p>5.1. Khái quát về DAC</p> <p>5.1.1. Chức năng</p> <p>5.1.2. Cấu trúc</p> <p>5.2. Các loại mã số dùng cho DAC</p> <p>5.3 Các loại DAC</p>	<p>11 (5LT, 6TH)</p>	<p>Thuyết trình; Tổ chức học theo nhóm</p> <p>- Giảng viên:</p> <ul style="list-style-type: none"> + Giải thích các khái niệm, định nghĩa. + Nêu vấn đề thảo luận + Giao bài tập cho cá nhân, các nhân. + Nhận xét, đánh giá. <p>- Sinh viên:</p> <ul style="list-style-type: none"> + Lắng nghe, quan sát, ghi chép và giải quyết các vấn đề. 	<p>CDR 1.3, CDR 2.3, CDR 3.1, CDR 3.2, CDR 3.3.</p>

TT	Nội dung giảng dạy	Số tiết	Phương pháp dạy - học	CDR học phần
	5.3.1. DAC dùng mạng điện trở trọng số 5.3.2. DAC dùng mạng điện trở R-2R 5.4. Đặc tính của DAC 5.4.1. Đặc tính chuyển đổi số tương tự của DAC 5.4.2. Những sai số của DAC 5.5. Điện áp chuẩn của DAC 5.6. Bộ biến đổi tương tự số ADC (Analog to Digital Converter) 5.6.1. Mạch lấy mẫu và duy trì mẫu (sample and hold) 5.6.2. Các loại biến đổi ADC Bài thực hành 6: Bộ biến đổi tương tự - số, số - tương tự		+ Đọc trước tài liệu: [1] Chương 4; [2] mục 5.1, 5.2; 6.1; 6.2; 6.3; [3] mục 6.5.1; 8.1; 8.2; 8.3.	

Hải Dương, ngày 24 tháng 09 năm 2020

KT.HIỆU TRƯỞNG
 PHÓ HIỆU TRƯỞNG

 TS. Nguyễn Thị Kim Nguyên

TRƯỞNG KHOA



Trần Duy Khánh

TRƯỞNG BỘ MÔN



Nguyễn Tiến Phúc